This Page Is Inserted by IFW Operations and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents will not correct images, please do not report the images to the Image Problem Mailbox.

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 10079221 A

(43) Date of publication of application: 24.03.98

(51) Int. CI

H01J 1/30 H01J 29/04 H01J 31/12

(21) Application number: 08233914

(22) Date of filing: 04.09.96

(71) Applicant:

HITACHI LTD

(72) Inventor:

KUSUNOKI TOSHIAKI

SUZUKI MUTSUZOU

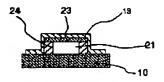
(54) THIN FILM-TYPE ELECTRON SOURCE AND **DISPLAY USING IT**

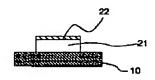
(57) Abstract:

PROBLEM TO BE SOLVED: To improve electro migration resistance and stress migration resistance and to enable high efficient electron emission by laminating an insulating film and an upper electrode on a lower electrode comprising a specified high melting material film.

SOLUTION: A Ta film 21 comprising a high melting material able to be anodized and having a melting point higher than that of Al and a Al film 22 are continuously formed on an insulating base plate 10 without breaking vacuum, etched and formed into a shape of a lower electrode. Next, the upper surface of the Al film 22 and the side surfaces of the Al film 22 and the Ta film 21 are anodized until the Al film 22 on the upper surface 22 is completely anodized, and an insulating layer formed of a A1203 film 23 is formed on the lower electrode formed of the Ta film 21. Next, an upper electrode 13 comprising three layer films of Ir, Pt and Au is laminated on this insulating layer.

COPYRIGHT: (C)1998,JPO













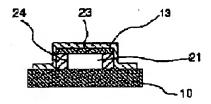


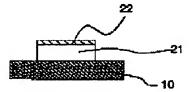
MicroPatent® PatSearch FullText: Record 1 of 1

Search scope: US Granted US Applications JP; Claims, Title or Abstract

Years: 1990-2002

Text: Application No.: 08-233914





Order This Patent

Family Lookup

Citation Indicators

Go to first matching text

JP10079221 A THIN FILM-TYPE ELECTRON SOURCE AND DISPLAY USING IT HITACHI LTD

Inventor(s):KUSUNOKI TOSHIAKI ;SUZUKI MUTSUZOU Application No. 08233914 JP08233914 JP, Filed 19960904,A1 Published 19980324

Abstract: PROBLEM TO BE SOLVED: To improve electro migration resistance and stress migration resistance and to enable high efficient electron emission by laminating an insulating film and an upper electrode on a lower electrode comprising a specified high melting material film.

SOLUTION: A Ta film 21 comprising a high melting material able to be anodized and having a melting point higher than that of Al and a Al film 22 are continuously formed on an insulating base plate 10 without breaking vacuum, etched and formed into a shape of a lower electrod . Next, the upper surface of the Al film 22 and the side surfaces of the Al film 22 and the Ta film 21 are anodized until the Al film 22 on the upper surface 22 is completely anodized, and an insulating layer formed of a $A1_2O_3$ film 23 is formed on the lower electrode formed of the

Ta film 21. Next, an upper trode 13 comprising three layer file of Ir, Pt and Au is laminated on this insulating layer.

Int'l Class: H01J00130; H01J02904 H01J03112

Pat nts Citing This One (1):

→ WO0126128A1 20010412 HITACHI, LTD.

ELECTRON SOURCE, METHOD OF MANUFACTURE THEREOF,

AND DISPLAY DEVICE

Home





For further information, please contact:

Technical Support | Billing | Sales | General Information

(4)

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平10-79221

(43)公開日 平成10年(1998) 3月24日

東京都国分寺市東恋ケ窪一丁目280番地 株式会社日立製作所中央研究所内

(74)代理人 弁理士 小川 勝男

(51) Int.Cl. ⁶ H 0 1 J	1/30	識別記号	庁内整理番号	F I H O 1 J	1/30		技術表示箇所 A C		
	29/04 31/12				29/04 [.] 31/12				
				表面	宋蘭宋	請求項の数5	OL	(全 6	頁)
(21)出願番号		特顯平8-233914 (71)出顯人 000005108 株式会社日立製作所							
(22)出顧日		平成8年(1996)9	月4日	(72)発明者	東京都千代田区神田駿河台四丁目6番地 楠 敏明 東京都国分寺市東座ケ窪一丁目280番地 株式会社日立製作所中央研究所内				
				(72)発明者	鈴木 日	金三			

(54) 【発明の名称】 蕁膜型電子源およびこれを用いた表示装置

(57)【要約】

【課題】高効率かつ信頼性の高い薄膜型電子源を得る。 【解決手段】下部電極の材料として、Ta, Nb, Hf, Ti, Zrなど陽極酸化可能で、かつAlより融点が高い高融点材料膜を用い、絶縁層として高融点材料上に形成したAl薄膜をすべて、または一部陽極酸化して形成する。

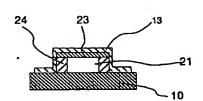


図1

10

【特許請求の範囲】

【請求項1】下部電極、絶縁層、上部電極を積層した構造を有し、上記下部電極と上記上部電極の間に、上記上部電極が正電圧になる極性の電圧を印加した際に、上記上部電極の表面から真空中に電子を放出する薄膜型電子源において、上記下部電極が、Ta, Nb, Hf, Ti, Zrなど陽極酸化可能でかつAlより融点が高い高融点材料膜からなり、上記絶縁層が上記高融点材料膜上に形成したAl膜をすべて陽極酸化して形成した酸化膜からなることを特徴とする薄膜型電子源。

【請求項2】下部電極、絶縁層、上部電極を積層した構造を有し、上記下部電極と上記上部電極の間に、上記上部電極が正電圧になる極性の電圧を印加した際に、上記上部電極の表面から真空中に電子を放出する薄膜型電子源において、上記下部電極が、Ta, Nb, Hf, Ti, Zrなど陽極酸化可能でかつAlより融点が高い高融点材料膜からなり、上記絶縁層が上記高融点材料上に形成したAl膜すべてと、上記高融点材料膜の一部を陽極酸化して形成した酸化膜からなることを特徴とする薄膜型電子源。

【請求項3】下部電極、絶縁層、上部電極を積層した構造を有し、上記下部電極と上記上部電極の間に、上記上部電極が正電圧になる極性の電圧を印加した際に、上記上部電極の表面から真空中に電子を放出する薄膜型電子源において、上記下部電極が、Ta,Nb,Hf,Ti,Zrなど陽極酸化可能でかつAlより融点が高い高融点材料膜を下層とし、Al膜を上層とする積層膜からなり、上記絶縁層が上記Al膜表面を陽極酸化して形成した酸化膜からなることを特徴とする薄膜型電子源。

【請求項4】上記薄膜型電子源の下部電極側面が、下部 30 電極上面より厚く陽極酸化されている請求項1,2また は3に記載の薄膜型電子源。

【請求項5】請求項1,2,3または4に記載の上記薄 膜型電子源をマトリクス状に形成した基板と、蛍光体を 塗布した面板を張り合わせ真空に封じた表示装置。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、金属-絶縁体-金属の三層構造を有し、真空中に電子を放出する薄膜型電子源およびこれを用いた表示装置に関する。

[0002]

【従来の技術】薄膜型電子源とは、上部電極ー絶縁層ー下部電極の三層薄膜構造の上部電極ー下部電極の間に電圧を印加して、上部電極の表面から真空中に電子を放出させるものである。この薄膜型電子源については、例えば特開平7-65710号公報に述べられている。

【0003】薄膜型電子源の動作原理を図2に示した。 上部電極13と下部電極11との間に駆動電圧30を印加して、絶縁層12内の電界を1~10MV/cm以上にすると、下部電極11中のフェルミ準位近傍の電子はト ンネル現象により障壁を透過し、絶縁層12,上部電極13の伝導帯へ注入されホットエレクトロンとなる。これらのホットエレクトロンのうち、上部電極13の仕事関数 ø以上のエネルギーを有するものは、真空16中に放出される。

2

【0004】これまで、Au-Al2O3-Al構造のM IM(Metal-Insulator-Metal) 構造や、Al-SiO2 - n型SiのMIS (Metal-Insulator-Semiconducto r) 構造などから電子放出が観測されている。特に下部 電極11にA1を用い、絶縁層12として下部電極11 を陽極酸化して形成したAl2O3を用いたAu-Al2O3 A 1 構造は、電子放出効率が比較的高く、安定な電子 放出が得られることが知られており、報告例も多い。し かしながら同じMIM構造でも、Ta, Zrなどを陽極 酸化して作製したAu-Ta2O5-Ta構造やAu-Z rO2 -Zr構造などからは安定した電子放出が得られ ていない(シン ソリッド フィルムズ9巻(197 2) 431~446ページ: Thin Solid Films 9 (1 972) pp. 431-446)。この理由はTa2O5やZ rO2などは絶縁耐圧が低くリーク電流が多いため電子 放出効率が低いことである。表1に陽極酸化で作製可能 な各種の酸化膜の絶縁耐圧を測定したものを示す。 Ta 205やZrO2などはA1203より絶縁耐圧が低い。そ のため従来は、必然的にA1が下部電極11の材料に用 いられることが多かった。

[0005]

【表1】

委1

酸化膜	絶縁耐圧(MV/cm)
Al ₂ O ₃	10
Ta ₂ O ₅	3
Nb2O5	4 .
TiO ₂	1
ZrO2	4

リーク電流1 #A/cm² の時の電界強度

[0006]

40

【発明が解決しようとする課題】下部電極11にA1を用いる場合、そのA1膜の信頼性が低いことが課題である。A1膜の電極は、高密度の電流を流すとエレクトロマイグレーションにより、ヒロックやウィスカー等を生じ易い。MIM電子源では絶縁層12として、下部電極11のA1表面を陽極酸化した3~10nm程度の極薄のA12O3膜を用いており、ヒロック等の生成は絶縁層12にとって致命的な問題である。

【0007】また、MIM電子源を用いた表示装置を作

成する場合、ガラス基板と面板を封じるために400℃程度の加熱に耐える必要がある。しかしながら、A1膜をこのような温度に加熱するとストレスマイグレーション等により、やはりA1膜にヒロック等が生成する。このように、MIM電子源では、陽極酸化で形成する絶縁層12としてはA12O3膜が最も好ましいが、下部電極11にA1を用いるのは課題が多い。

【0008】本発明の目的は、絶縁層12として陽極酸 化A12O3を用い、かつ下部電極11の信頼性を確保す ることにある。

[0009]

【課題を解決するための手段】上記目的は、下部電極11の材料として、Ta, Nb, Hf, Ti, Zrなど陽極酸化可能で、かつAlより融点が高い高融点材料膜を用い、絶縁層12として高融点材料上に形成したAl薄膜をすべて、または一部陽極酸化して形成することにより実現される。

[0010]

【発明の実施の形態】

〈実施例1〉本発明の実施の形態を図3ないし図5,図1を用いて説明する。まず絶縁性の基板10上に陽極酸化可能な高融点材料膜、ここではTa膜21と、A1膜22の積層膜を形成する。成膜には例えば、RFマグネトロンスパッタリングを用い、真空を破らず連続的に成膜する。Ta膜21の膜厚は下部電極に求められる配線抵抗の要求使用に合わせ、任意に設定可能であるが、A1膜22の膜厚はこれから作成する絶縁層の膜厚程度とする。ここではTa膜21の膜厚を300nm,A1膜22の膜厚は4nmとした。成膜後はエッチングにより、MIM電子源の下部電極の形状に加工する(図3)。

【0011】次にこのTa膜21とA1膜22の積層膜表面を陽極酸化する。上面ではA1膜22が、側面ではA1膜22とTa膜21の側面が陽極酸化される。化成電圧を4.4Vとすれば、上面のA1膜22が全て酸化されたところで陽極酸化が止まり、その下のTa膜21は酸化されない。これによりTa膜21上に、Al203膜23の絶縁層を形成することができる。膜厚は陽極酸化により体積が増える為、約6nmである。側面ではA12O3膜23とTa2O5膜24が形成される(図4)。

【0012】ところでこのままでは、側面のTa2O5膜24の部分の絶縁耐圧が低く、リーク電流が多い。そこで側面以外をレジストでマスクし、側面をさらに陽極酸化して保護絶縁層を形成する。膜厚はTa2O5膜24の絶縁耐圧がAl2O3膜23より数分の1と低いことを考慮し、上面の絶縁層の10倍程度と設定し、化成電圧を44Vとした(図5)。

【0013】本実施例では絶縁層形成後に保護絶縁層を 形成したが、逆に保護絶縁層を形成してから絶縁層を形 成してもよい。また本実施例ではA1膜22のみを陽極 50

酸化しているが、化成電圧を5V程度としてTa膜21 を一部陽極酸化してもよい。

【0014】最後に、RFマグネトロンスパッタリング 法などにより上部電極13を形成する。ここでは上部電 極13はIr, Pt, Auの三層膜とし、それぞれ膜厚 を1nm, 2nm, 3nmとした(図1)。

【0015】このように本発明の薄膜型電子源は、下部電極に高融点材料であるTaを用いており、エレクトロマイグレーションやストレスマイグレーション耐性が高い。またTaが露出する側面も、Taが陽極酸化できることを利用し、Ta2〇5の膜厚を厚くすることでリーク電流が抑えられる。したがって下部電極にA1を用いた場合と同様の高効率の電子放出が実現できる。尚、本実施例では下部電極の高融点材料としてTaを例に取ったが、Nb,Hf,Ti,Zrなどを用いても同様な効果が得られる。

【0016】〈実施例2〉本発明の別の実施の形態を図6ないし図9を用いて説明する。まず絶縁性の基板10上にTa膜21とA1膜22の積層膜を形成する。成膜には例えば、RFマグネトロンスパッタリングを用い、真空を破らず連続的に成膜する。Ta膜21の膜厚を300nm、A1膜22の膜厚は100nmとした。成膜後はエッチングにより、MIM電子源の下部電極の形状に加工する(図6)。次にこのTa膜21とA1膜22の積層膜表面を陽極酸化する。上面ではA1膜22が、側面ではA1膜22とTa膜21の側面が陽極酸化される。化成電圧を4.4Vとすれば、上面のA1膜22が4nm酸化されたところで陽極酸化が止まり、その下のA1膜22およびTa膜21は酸化されない。A12O3膜23の膜厚は約6nmである。側面ではA12O3膜23の膜厚は約6nmである。側面ではA12O3膜23とTa2O5膜24が形成される(図7)。

【0017】続いて側面のみ陽極酸化し、保護絶縁層を 形成する。ここでは化成電圧を44Vとした(図8)。 【0018】最後に、RFマグネトロンスパッタリング 法などにより上部電極13を形成する。ここでは上部電 極13はIr, Pt, Auの三層膜とし、それぞれ膜厚 を1nm, 2nm, 3nmとした(図9)。

【0019】この実施例では6nmのA12O3膜23の下に下部電極として、96nmのA1膜22と300nmのTa膜21の積層膜が形成される。高融点材料膜上のA1膜は純A1膜に比較し耐エレクトロマイグレーション、耐ストレスマイグレーション特性が優れており、実施例1と同様の効果が得られる。

【0020】〈実施例3〉本発明を用いた表示素子の実施例を図10、図11を用いて説明する。ガラスなど絶縁性の基板10上に、RFスパッタリング法などによりTaとAlの積層膜からなる下部電極11を形成する。膜厚はTaが300nm、Alが4nmとした。この膜をフォトリソグラフィーとエッチングにより、図11に示したようにストライプにパターン化する。続いて、陽

極酸化により絶縁層12を形成する。ここでは絶縁層1 2の膜厚は6nmとした。続いて保護絶縁層14を形成 する。 膜厚は絶縁層12の10倍の60nmとした。

【OO21】次にRFスパッタリング法などにより上部 電極13を下部電極11とは直交する方向にストライプ に形成する。上部電極13はIr, Pt, Auの三層膜 とし、それぞれ膜厚を1nm, 2nm, 3nmとした。 最後に上部電極13への給電線としてMoとAuの積層 膜からなる上部電極バスライン15を形成した。以上で 薄膜型電子源マトリクスを形成する基板10が完成す る。

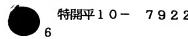
【0022】一方、表示パネルとなる面板100にはガ ラスなど透光性のものを用い、表面に透光性の加速電極 101としてITO (Indium-Tin Oxide) を面板全面に 形成する。加速電極101の上に蛍光体102を塗布す る。蛍光体102としては、例えば乙n〇:乙nを用い る。このようにして加速電極101と蛍光体102を形 成した面板100を、薄膜型電子源を形成した基板10 と200μm程度の間隔を保った配置で封着する。封着 にはフリットガラスを用い、400℃の封着温度を用い 20 た。最後に基板10と面板100とで挟まれた空間を真 空に排気して、表示装置が完成する。

【0023】図12はこのようにして製作した表示装置 の駆動回路への結線図である。下部電極11は下部電極 駆動回路61へ結線し、上部電極バスライン15は上部 電極駆動回路62に結線する。 n番目の下部電極11 Knと、m番目の上部電極バスライン15 Cmの交点 を(n, m)で表すことにする。加速電極101には40 0 V程度の加速電圧 63 を常時印加する。

【0024】図13は各駆動回路の発生電圧の波形を示 30

す。時刻 t O ではいずれの電極も電圧ゼロであるので電 子は放出されず、したがって、蛍光体102は発光しな い。時刻t1において、下部電極11 K1には-V1 なる電圧を、上部電極バスライン15 C1, C2には +V2なる電圧を印加する。交点(1,1),(1, 2) の下部電極11-上部電極13間には (V1+V 2) なる電圧が印加されるので、(V1+V2)を電子 放出開始電圧以上に設定しておけば、この2つの交点の 薄膜型電子源からは電子が真空中に放出される。 放出さ れた電子は加速電極101に印加された加速電圧63に 40 より加速された後、蛍光体102にぶつかり、蛍光体1 02を発光させる。時刻t2で、下部電極11のK2に -V1なる電圧を印加し、上部電極バスライン15 C 1にV2なる電圧を印加すると、同様に交点(2,1) が点灯する。このようにして、上部電極バスライン15 に印加する信号を変えることにより所望の画像または情 報を表示することができる。また、上部電極バスライン 15への印加電圧V1の大きさを適宜変えることによ

り、階調のある画像を表示することができる。



【0025】本発明の薄膜型電子源は下部電極11に高 融点材料を用いている為、面板100と基板10を封じる 際の加熱に十分耐え、歩留りよく表示装置を作成でき る。またエレクトロマイグレーション耐性も強い為、高 電流密度の動作が可能であり、電子放出量も多くとるこ とが可能である。したがって高輝度の表示装置を実現で きる。

[0026]

【発明の効果】本発明の薄膜型電子源は、絶縁層にA1 10 203を用いながら、下部電極には高融点材料を用いるこ とを実現しており、エレクトロマイグレーションやスト レスマイグレーション耐性が高い。またAl2O3以外が 露出する側面も、本発明が用いる高融点材料が陽極酸化 できることを利用し、膜厚を厚くすることでリーク電流 が抑えられる。したがって下部電極にAlを用いた場合 と同様の高効率の電子放出が実現できる。さらに表示バ ネルを作成する際の、面板と基板を封じる加熱に十分耐 え、歩留りを向上できる。さらに高電流密度の動作が可 能な為、電子放出量も多くとることができ、高輝度の表 示装置を実現できる。

【図面の簡単な説明】

【図1】本発明の一実施例の薄膜型電子源の構造を示す 断面図。

【図2】薄膜型電子源の動作原理を示す説明図。

【図3】本発明の一実施例の薄膜型電子源の製造工程を 示す断面図。

【図4】本発明の第二実施例の薄膜型電子源の製造工程

【図5】本発明の第三実施例の薄膜型電子源の製造工程 を示す断面図。

【図6】本発明の第四実施例の薄膜型電子源の製造工程 を示す断面図。

【図7】本発明の第五実施例の薄膜型電子源の製造工程 を示す断面図。

【図8】本発明の第六実施例の薄膜型電子源の製造工程 を示す断面図。

【図9】本発明の第七実施例の薄膜型電子源の製造工程 を示す断面図。

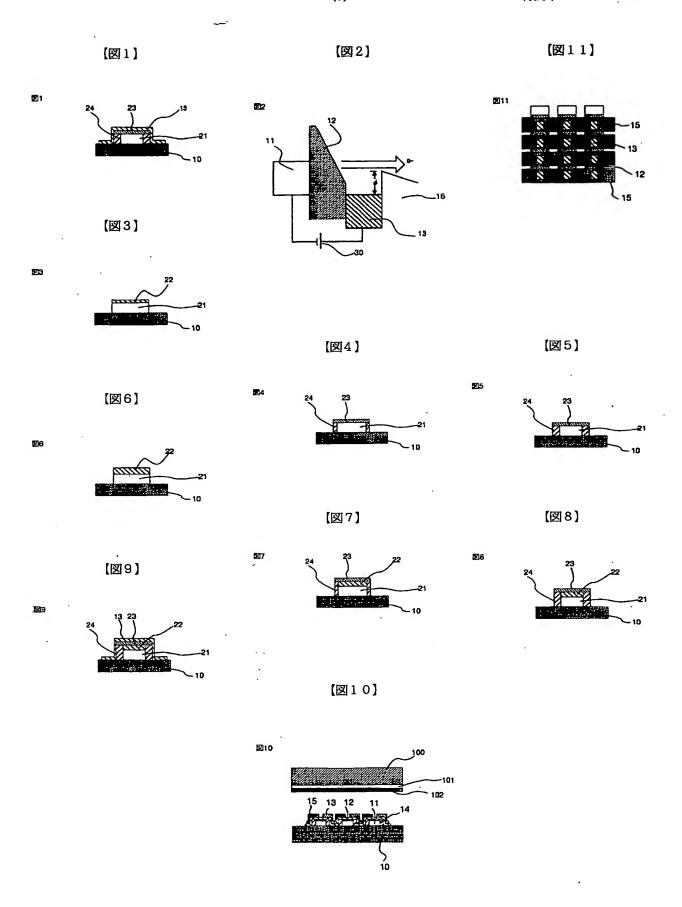
【図10】本発明の薄膜型電子源を用いた表示装置の実 施例を示した断面図。

【図11】図10の表示装置での電極配置を示した平面

【図12】図10の表示装置での駆動回路への結線を示 した説明図。

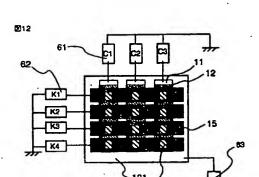
【図13】図10の表示装置での駆動電圧波形図。 【符号の説明】

10…基板、13…上部電極、21…Ta膜、23…A 12O3膜、24…Ta2O5膜。





【図12】



[図13]

